

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-101183

(43)Date of publication of application : 25.04.1991

(51)Int.Cl. H01S 3/18

(21)Application number : 02-224570

(71)Applicant : INTERNATL BUSINESS MACH
CORP <IBM>

(22)Date of filing : 28.08.1990

(72)Inventor : GASSER MARCEL
LATTA ERNST E

(30)Priority

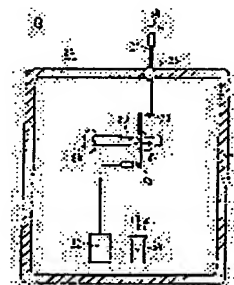
Priority number : 89 89810668 Priority date : 07.09.1989 Priority country : EP

(54) SEMICONDUCTOR LASER DIODE AND MIRROR PASSIVATION METHOD THEREOF

(57)Abstract:

PURPOSE: To attain improvement in output, service life and performance by providing a mirror/facet without contamination, preventing the diffusion of materials to react with a semiconductor and forming an insulating passivation layer from a material not to react with the surface of the mirror on the spot.

CONSTITUTION: A carrier 20, to which a laser bar 10 is attached, is placed in a chamber 25, a chip 29 is moved to the left by a lever 27 after the inside pressure is reduced, and the bar 10 is cut at an engraving 21 so that a 1st mirror/facet MF can be formed. Continuously, the carrier 20 is turned half and the 2nd MF is similarly formed. Next, an electron beam deposition source 31 is started, a non-crystal Si layer is stuck on the exposed MF turned toward the deposition source, and monitored by a crystal oscillator 32 and when it reaches desired film thickness, processing is finished. Afterwards, the carrier 20 is rotated half and similarly deposited to the 2nd MF. Thus, a high-performance, long-service life and high-output laser can be provided.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(3)

⑩ 日本国特許庁(JP) ⑪ 特許出願公開
 ⑫ 公開特許公報(A) 平3-101183

⑬ Int. Cl.⁹
 H 01 S 3/18

識別記号 庁内整理番号
 6940-5F

⑭ 公開 平成3年(1991)4月25日

審査請求 未請求 請求項の数 16 (全 11 頁)

⑮ 発明の名称 半導体レーザ・ダイオード及びそのミラー・パッシベーション方法

⑯ 特 願 平2-224570

⑰ 出 願 平2(1990)8月28日

優先権主張 ⑱ 1989年9月7日 ⑲ 欧州特許機構(E P) ⑳ 89810668.7

⑳ 発 明 者 マルセル・ガーセル スイス国シー・エイチ8041チューリヒ、フーシュゲンヴ
 エク83番地
 ㉑ 発 明 者 エルンスト・エーベル スイス国シー・エイチ8134アトリスヴィル、ルーティシ
 ハルト・ラツタ ユトラーセ82番地
 ㉒ 出 願 人 インターナショナル・ アメリカ合衆国10504、ニューヨーク州アーモンク(番地
 ビジネス・マシーン なし)
 ズ・コーポレーション
 ㉓ 代 理 人 弁理士 山本 仁朗 外1名

明 細 書

1. 発明の名称 半導体レーザ・ダイオード及
 びそのミラー・パッシベ
 ション方法。

2. 特許請求の範囲

(1) 半導体レーザ・ダイオードのミラー・パッシベーションを行なう方法において、

レーザ・ダイオードの活性導波管を形成する層化半導体構造を形成し、

上記層化構造を処理して、上記活性導波管の端部にレーザ・ダイオードのキャビティの長さを決定する、汚染のないミラー・ファセットを形成し、

上記の汚染のないミラー・ファセット上に、ネパッシベーション層をその場で付着させ、

上記のパッシベーション層は、連続し、ピンホールがなく、ミラー・ファセットを電流が流れるのを防止するため、絶 性または低導電性であり、

(a) ミラー・ファセット・インタフェースを反応する物質の拡散を防止し、

(b) それ自体がミラー・ファセット・インタフェースと反応せず、

(c) 酸素を含有しない

材料で形成されることを特徴とする前記の方法。

(2) 上記のパッシベーション層が、シリコン、ゲルマニウム及びアンチモンからなる群から選択した材料で構成されることを特徴とする、請求項(1)に記載の方法。

(3) 上記のパッシベーション層が、シリコンで構成されることを特徴とする、請求項(2)に記載の方法。

(4) 上記のパッシベーション層が、非晶質シリコンで構成されることを特徴とする、請求項(3)に記載の方法。

(5) 上記のパッシベーション層の厚さが、10ないし100nmであることを特徴とする、請求項(1)に記載の方法。

(6) 上記のパッシベーション層が、厚さ0.5ないし5nmの薄い第1の層と、厚さ100nm以上の異なる材料の厚い層からなることを特徴とす

(4)

特開平 3-101183(2)

る、請求項(1)に記載の方法。

(7) 上記の薄い第1の層がSiで、上記厚い層がSi₃N₄からなることを特徴とする、請求項(6)に記載の方法。

(8) 上記の汚染のないミラー・ファセットが、上記の層化構造を、ファセットを汚染しない環境中でへき開させて得られることを特徴とする、請求項(1)に記載の方法。

(9) へき開を行なう環境中にまだレーザ・ダイオードがあるうちに、上記のパッシベーション層をへき開させた汚染のないミラー・ファセット上に付着させることを特徴とする、請求項(8)に記載の方法。

(10) 上記の環境は、圧力が 10^{-8} Pa. e. の真空であることを特徴とする、請求項(8)または請求項(9)に記載の方法。

(11) 上記の汚染のないミラー・ファセットが、乾式エッチングの後、上記の層化構造を、ファセットを汚染しない環境中でプラズマ・クリーニングを用いて得られることを特徴とする、請求項(1)

に記載の方法。

(12) プラズマ・クリーニングを行なう環境中にまだレーザ・ダイオードがあるうちに、上記のパッシベーション層をクリーニングを行なった汚染のないミラー・ファセット上に付着させることを特徴とする、請求項(11)に記載の方法。

(13) 上記の汚染のないミラー・ファセットが、乾式エッチングにより得られ、エッチングを行なう環境中にまだレーザ・ダイオードがあるうちに、上記のパッシベーション層をエッチングを行なった汚染のないミラー・ファセット上に付着させることを特徴とする、請求項(1)に記載の方法。

(14) 上記のプラズマ・クリーニングの後、クリーニングを行ない、ファセット表面の欠陥を除去することを特徴とする、請求項(11)に記載の方法。

(15) ミラー・ファセットが、

化合物半導体と反応する物質の拡散を防止し、それ自体が化合物インタフェースと反応せず、酸素を含有しない

- 3 -

- 4 -

連続した絶縁性または低導電性の材料でコーティングされたことを特徴とする半導体レーザ・ダイオード。

(16) 上記のパッシベーション層が、シリコン、ゲルマニウム及びアンチモンからなる群から選択した材料で構成されることを特徴とする、請求項(15)に記載のレーザ・ダイオード。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は、ミラーの汚染によるデバイス性能の劣化を避けるために、半導体レーザ・ダイオードのミラーを不動態化即ちパッシベートする方法に関するものである。本発明は、へき開またはエッチングにより製造したミラー・デバイスのいずれにも適用可能で、適当な材料のパッシベーション層を汚染のないミラー・ファセット上に、その場で付着させることができる。

B. 従来の技術

半導体レーザ・ダイオードは、小型であり、関連する電子回路に適合するため、広範囲の情報処

理システムに適用されており、データ通信、光記憶、光印刷等の分野に使用されている。最も一般的に使用されているものは、第Ⅲ族と第Ⅴ族の化合物であり、特にAlGaAsレーザが広く使用されている。

歴史的には、ミラー・ファセットは、レーザ・パイプ、すなわちデバイスの活性化導波管を形成する層化構造をへき開することにより製造されている。通常は、へき開により、単一の高品質のデバイスが得られるが、へき開後の処理及び試験を必要とする。最近になって、集積度が増大する傾向が強く、少なくとも1つのへき開によるレーザ・ダイオードのミラー・ファセットを、エッチングによるミラーで置換することが必要になった。高品質のエッチングによるミラーを得る技術はかなり進歩しているので、この技術は将来性が高いと考えられる。ミラーのコーティングや試験等の工程は、ウェハ・レベルで行なうことが可能になり、処理工程の現象、収率の向上、及び製造・試験コストの削減などの利点がある。

- 5 -

- 6 -

(5)

特開平 3-101183(3)

2種類のレーザ、すなわちへき面により製造したレーザも、エッチングしたミラーを有するレーザも、デバイスとして最も重要な基準の1つは信頼性であり、したがって、各種の適用分野に必要な、出力レベルにおけるデバイスの寿命を最大に延ばすことである。信頼性とデバイス寿命は、ミラーの汚染及び劣化の影響が大きく、これらによって、デバイスが加熱され、最終的には、デバイスの破損の原因となる。

これまで長い間、実際には10年以上にわたり、これらの問題を解決するための提案や試みがなされている。そのうち最も成功したものは、ミラー・ファセットを、パッシベーション層でコーティングして、デバイスの耐用期間中、ミラー表面を汚染から保護することである。

これらの研究の一部は、パッシベーション技術及び現在の最新技術を示すもので、下記の報文に記載されている。

Y. Shima et al., 「GaAs-GaAlAs DHレーザの劣化に対するファセット・コーティ

ングの影響 (Effect of facet coatings on the degradation characteristics of GaAs-GaAlAs DH lasers)」, Appl. Phys. Lett., Vol. 31, No. 9 (1977年11月1日), pp. 825~827は、おそらく最初にAlGaAsレーザの劣化に対するファセット・コーティングの影響について論じたものである。この論文の筆者は、へき開したミラーをSiO₂またはAl₂O₃で被覆することにより、劣化速度を遅くし、出力を最大にするという改良を行なった。Al₂O₃については、光出力2mW/μmで、約0.001/hの最適な劣化速度を得ている。

T. Furuse et al., 「(AlGa)As DHレーザ・ファセットの絶縁炭素コーティング (Insulating carbon coating on (AlGa)As DH laser facets)」, Appl. Phys. Lett., Vol. 44, No. 4 (1978年8月15日), pp. 317~318には、カーボン・コーティングの適用による劣化速度の改善について報告されている。この論文の筆者は、6000時間以上にわた

- 7 -

- 8 -

て、4mWの安定なレーザ動作を得ている。

B. Hamizaki et al., 「ファセットのコーティングにSi₃N₄プラズマ付着を利用したGaAs-GaAlAs TJSLレーザの高電力密度、単モード動作 (High-power-density single-mode operation of GaAs-GaAlAs TJSL lasers utilizing Si₃N₄ plasma deposition for facet coating)」, J. Appl. Phys., 50(5) (1979年5月), pp. 3743~3745には、ミラー表面へのSi₃N₄プラズマ付着を利用したレーザ・ダイオード・ファセットのコーティング法が記載されている。4mW/μmで1000時間使用した後も、動作電流はわずかに変化しなかったことが分かったが、実際の数字は報告されていない。

F. Kappeler et al., 「800nm GaAlAs/GaAs酸化物ストライプ・レーザのパルス性能及び安定性 (Pulsed-power performance and stability of 800nm GaAlAs/GaAs oxide-strip lasers)」, IEE Proc., V o

l. 129, Pt. 1, No. 6 (1982年12月), pp. 258~261は、パルス電力状態でのAlGaAs/GaAsレーザの実験結果及び理論研究について報告している。この論文の筆者は、Al₂O₃でコーティングしたミラーを使用し、アルゴン・イオン・スパッタリングを、パッシベーション層の付着前に、ミラー・ファセットを予備洗浄するために適用している。この方法によっても、最大出力の実質的な改善は行なわれず、事実高エネルギーのスパッタリングにより、表面の欠陥を生じ、逆効果があるように見られる。

P. Tihanyi et al., 「(AlGa)Asレーザ・ファセットからの汚染物質の反応性外部拡散 (Reactive outdiffusion of contaminants from (AlGa)As laser facet)」, Appl. Phys. Lett., Vol. 42, No. 4 (1983年2月15日), pp. 313~315には、ミラー表面の予備洗浄のための別の研究が記載されている。この方法は、空気中でへき開したファセット上に、直接薄い金属Al皮膜を付着させるもので、

- 9 -

- 10 -

(6)

特開平 3-101183(4)

Alのゲッタ効果による表面の汚染の大部分を防止するとされているが、レーザの性能に関するデータは示されていない。

J.C. Connolly et al., 「宇宙通信用高出力0.87ミクロン・チャネル基板プレーナ・レーザ (High-power 0.87 micron Channel Substrate Planar Lasers for Spaceborne Communications)」, SPIE 885 自由空間レーザ通信技術 (Free-Space Laser Communication Technologies), 1988年, pp. 124~130には、最新技術の高性能AlGaAsレーザが示されている。この報文は、現在までに知られている最良のレーザの1つに関するものである。パッシベーションは、最適化したAl₂O₃付着技術により行われ、デバイスは、破局的光学故障が発生する200mW付近までシングル・モード運転が可能である。50mW (5.0%デューティ・サイクル) 及び室温での寿命試験で、デバイスを5000時間以上使用したが、駆動電流に変化を生じなかった。これより高い出力レベル (ただし200mW未満) に

ついては、寿命に関するデータは報告されていない。

現在判明している範囲では、高性能レーザは、製造も報告もされておらず、まだ下記のようないくつかの欠点が解決されていない。

- ・200mWを超える連続動作出力は、長期にわたってはまだ不可能である。

- ・連続出力約50mWで使用した場合、得られる最低の劣化速度は、毎時 10^{-5} ないし 10^{-6} で、デバイスの寿命はまだ限定されている。

- ・デバイスは、「バーニン」期間があり、この間の出力は、約100時間の動作時間後の、速い劣化期間に達するまでは、かなり減少する。

上記に引用した文献に示すように、ミラー表面のパッシベーションのため、いくつかの方法が提案されている。しかし、優れた結果が得られる下記に説明する方法に用いられる、汚染のないミラー表面にパッシベーション層をその場で付着させる方法について開示または示唆した文献は知られていない。

- 11 -

- 12 -

また、ミラーのパッシベーション用に、各種の材料が提案されているが、本発明により得られる改良をもたらすSi、GeまたはSbの使用について述べた文献は知られていない。他のGaAs技術によるデバイスの製造及び設計にSiを使用することが、これまでに提案されていないことは意外なことである。一例は、S.Tivary et al., 「ピンのないGaAs MOSキャパシタ及びトランジスタ (Unipinned GaAs MOS Capacitors and Transistors)」, IEEE Electron Device Letters, Vol. 9, No. 9 (1988年9月), pp. 488~490に開示されたもので、この方法は中間の工程で、極めて薄いMBE成長のSi層を、GaAsトランジスタのチャネルの表面に付着させ、次の化学SiO₂付着工程で、MOSデバイスを正しく動作させるために、Si層を酸化皮膜まで除去するものである。

C. 発明が解決しようとする課題

本発明の目的は、高出力、長寿命、高性能のダイオード・レーザを提供することにある。

本発明の目的には、レーザ・ミラーの汚染を効果的に防止することにより、デバイスの早期の劣化を避けるためのパッシベーション層の付着方法を提供することにも含まれる。

本発明の目的には、ミラーの劣化を効果的に防止することにより、高出力、高信頼性のデバイスを得るために、ミラー・ファセットにパッシベーション層を有するダイオード・レーザ構造を提供することにも含まれる。

D. 課題を解決するための手段

本発明は、これ等の目的を達成し、周知のレーザ・ダイオード製造技術の欠点を解決することを意図したものである。本発明の方法により、汚染のないミラー・ファセットが得られ、その上に連続した絶縁性または低導電性のパッシベーション層を「その場で」設けることが可能で、このパッシベーション層は、ミラー・ファセット・インタフェースと反応する物質の拡散を防止するもので、この物質、それ自身ミラー材料と反応しないもので、酸素を含有しないものである。好ましい実施

- 13 -

- 14 -

(7)

特開平 3-101183(5)

例では、Siが用いられている。他の適当な材料にはGe及びSbがある。

本発明の方法は、半導体レーザ・ダイオードの製造中に、ミラーのパッシベーションを行なうもので、(1)汚染のないミラー・ファセットを設け、(2)半導体と反応する物質の拡散の障壁として機能し、それ自体がミラーの表面と反応しない材料からなる、絶縁性または低導電性のパッシベーション層をその場で形成する、2つの重要な工程を有する。

汚染のないミラーの表面は、初期汚染が生じない環境でへき開を行なうか、または空気中でへき開もしくはミラー・エッチングを行なった後、ミラー表面を洗浄することにより得られる。パッシベーション層は、Si、GeまたはSbからなる。

B. 実施例

本発明について詳細に説明する前に、本発明の目的及び概念について、これまでの方法及び装置における経験及び問題点を参照して、簡単に概説する。

- 15 -

急速な減少(いわゆる「バーンイン」相)と、ほぼ一定の勾配の、これより劣化速度の低い通常長い相が見られる。

上述のように、パッシベーション層の役割は、レーザの動作中に、周囲の雰囲気とAlGaAsとの相互作用を防止することである。しかし、ミラーが空気に出されるため、パッシベーション層を設ける時に、ミラーの表面に既に存在する物質に対する保護は行なわれていない。AlGaAsとコーティングとの界面の汚染は避けられないが、本発明の方法によれば、これが防止される。

したがって、本発明の第1の重要な点は、汚染のないミラー・ファセットを提供し、レーザがまだ同じ雰囲気中にあるうちに、もちろん表面汚染がないうちに、パッシベーション層を設けることである。

へき開したミラー・デバイスでは、これはへき開後、保護層を「その場で」といえば、基本圧力が十分に低い真空システムで付着させることにより行なう。

- 17 -

AlGaAs(または他の第Ⅲ族と第Ⅴ族との化合物)レーザ・ダイオードの製造工程での重要なステップはミラーの形成で、従来はへき開により、現在ではエッチングも使用した後、パッシベーションを行なって形成する。標準の方法は、レーザ・バー(すなわちレーザの導波管を形成する層化構造)を空気中でへき開し、これをすみやかに真空システム中に移して、ミラー・ファセット上に保護パッシベーション層を付着させる。この層の役割は、(1)ミラー表面を腐食から保護し、(2)結晶欠陥による電気的な表面トラップの数を減少させることである。これらの効果はいずれも、ミラーの劣化を生じ、最終的にはファセットの過熱と、デバイスの修正できない致命的な故障の原因となるレーザ動作中のエネルギーの逸散を防止すると考えられている。パッシベーション層の使用にもかかわらず、現在のレーザの寿命は、これらの劣化機構によりまだ限定されている。レーザに供給する電流を一定にして記録した、代表的な光出力と作動時間の関係を示す図では、最初の

- 18 -

エッチングしたレーザ・デバイスの場合も、同じ原理が適用される。エッチングしたミラー・ファセットは、必要な場合、へき開工程後、汚染のない表面を得るために、その場で保護層をコーティングする。

付着させた保護層は、最終のパッシベーション層であっても、異なる環境内でさらに厚い皮膜を付着させるまでの間だけ、AlGaAsの表面を保護する薄い層であってもよい。

第2の重要な点は、パッシベーションのための適切な材料の選択である。さまざまな、一部未知の理由により、現在使用されている材料、主としてSiO₂及びAl₂O₃では、レーザの所望の性能が得られない。この点が何らかの基本的な考慮と広範な試験を必要とした。

パッシベーション層は、AlGaAsと反応する物質の拡散に対する障壁として機能するものであり、もちろんそれ自体がミラーの材料と反応してはならない。Al、Ga及びAsは安定な酸化物を生成しないので、酸素も、OHまたはH₂O

- 18 -

(8)

特開平 3-101183(6)

もレーザ・ミラーの近くの材料に含まれてはならない。したがって、酸化物は無視される。他の必要条件は、パッシベーション層の導電性が十分に低く、ミラー・ファセットを通る顕著な電流を避けることである。このため、層がきわめて薄くない限り、金属等の導電性が高い材料は除外される。一方、材料はピンホールや網孔のない連続層でなければならない。

行なった試験では、最良の結果はSiを使用した場合に得られたが、最初の実験では、Ge及びSbもパッシベーション材料として適していることが分かった。

次に、本発明の方法の一例として、へき開したミラー・ファセット上にパッシベーション層を付着させる方法について詳細に説明する。

最初に、レーザ・バーを製作する。すなわち、両端をミラー・ファセットに接続した場合に、レーザ・キャビティとして機能する導波管を形成する、エピタキシャル成長させた層構造を製作する。このようなバーの構造は、第1図に概略を示すよう

- 19 -

に、層16(0.2μmのAl_{0.15}Ga_{0.85}AsからAl_{0.45}Ga_{0.55}Asへ勾配をつけた)からなる。次に、上部のクラッド層17(Al_{0.45}Ga_{0.55}As)を形成した後、チタン・白金・金電極19Aが十分にオーーム接触するようなドーピング密度を有する、p+型のGaAs接触層18を形成する。n型の基板11の底部に、もう1つのオーーム接点19Bをゲルマニウム、金及びニッケルの合金により形成する。

横方向の導波が必要な場合は、金属の接触電極を設ける前に、構造の上面に概約5μmのリッジ(第1図参照)を形成することができる。このリッジは、最初にリッジを固定するフォトリソ・マスクを設け、つぎに露出した上部層の1ないし2μmの部分、を、上部クラッド層の勾配をつけた部分の上0.2μmまでエッチングして得る。

その後のレーザ・バー10の処理について、実験装置を示す第2図の概略図を参照して説明する。長さ数mmのバー10に、750μmの間隔で2本の刻 21を書き、へき開及びミラー形成を行

- 21 -

なもので、C.ハーダー他(C. Harder et al.)、「高出力リッジ導波AlGaAs GRINSCHレーザ・ダイオード(High-Power Ridge-Waveguide AlGaAs GRINSCH Laser Diode)」、Electronics Letters, Vol. 22, No. 20(1986年9月25日)、pp. 1081~1082に記載された論文と同じもので、同じ方法を用いて製作したものでよい。

下記に層化構造10を製作する工程について簡単に説明する。

n+にドーピングしたGaAs基板11上に、たとえば分子線エピタキ(MBE)により、層を成長させる。最初に、n型にドーピングしたGaAsバッファ層12を、基板の上に成長させる。次に、これより低い、n型クラッド層13(0.2μmのAl_{0.45}Ga_{0.55}As)を成長させる。レーザのコアは、勾配をつけたn型領域14(0.2μmのAl_{0.45}Ga_{0.55}AsからAl_{0.15}Ga_{0.85}Asへ勾配をつけた)、量子ウェルを形成するドーピングしない領域15、及び勾配をつけたp型領域

- 20 -

なう位置を固定する。これを、第2A図に示すように、キャリア20に取り付ける。バー10は、後の処理工程中、弱い圧力を与えて(図示されていない機構により)、バーを定位置に固定する上部部材22と下部部材23の間に保持する。

次に、レーザ・バーを取り付けたキャリア20を、第2B図に示すように、真空システム24中に置く。システム24は、UHVチェンバからなる。これは簡単のため、外壁のみ示し、入口、出口、電気配線等は省略してある。チェンバ内で、キャリア20はチェンバ外から機械的に操作できるように配置する。たとえば、矢印26で示すように、水平軸を中心として回転できるようにする。チェンバにはまた、真空チェンバの中でチップ29を機械的に動かす、金属のベローズ28を貫通してチェンバに入るレバーすなわち「ウォブル・スティック」27も取り付けられている。図示したレバー27とバー10の相対位置にあるとき、矢印30で示すように、レバーの外部アームを右に動かすと、チップ29がレーザ・バー10の上端に

- 22 -

(9)

特開平 3-101183(7)

力を与える。

チェンバ25には、Si付着のための電子線蒸着源31と、電子線蒸着中に付着した層の厚みを監視するのに適した水晶発振器32が設けてある。真空システム、蒸着源、及び水晶発振器の動作については、周知であるため詳細説明は行わない。参照文献として、L. I. マイセル (L. I. Maissel)、R. グラング (R. Glang) 編、「薄膜技術ハンドブック (Handbook of Thin Film Technology)」、マグローヒル (McGraw-Hill) 刊、1970年がある。

第2B図に示したシステムによる、へき開及びパッシベーションに必要な工程は下記のとおりである。

—レーザ・バー10を取り付けたキャリア20をチェンバ25の中に置き、チェンバの圧力を約 5×10^{-6} Pa に減圧する。その後の処理は室温で行なう。

—チェンバの外に延びているレーザ・バー27の端部を右に動かすと、レーザ・バー10の上端近くに

あるチップ28が左に動き、バーのその端部が刻線21で切断され、これにより第1のミラー・ファセットが形成される。

—キャリア20を、水平軸を中心として180°回転して、同じ処理を繰り返すと、刻線でレーザ・バーの第2の端部が切断され、第2のミラー・ファセットを形成する。

—次に、電子線蒸着源31を始動して、蒸着源に向いた露出したミラー・ファセットの上に、非晶質のシリコン層を付着させる。蒸着工程は、水晶発振器32で監視した層の厚みが所望の値、たとえば20nmに達した時に終了する。電子加速電圧を調節して、蒸着速度を、付着工程が約1分間行なわれるように設定する。

—キャリア20を再び180°回転させて、同じ蒸着工程を繰り返すと、第2のミラー・ファセット上にシリコン層が付着する。

この最後の工程により、パッシベーション・コーティングが完了し、パッケージングの後、レーザ・エレメントが使用可能になる。

- 23 -

- 24 -

第3図は上記に説明した工程により形成したレーザ(曲線35)、すなわち厚み20nmのSiパッシベーション層を有するレーザと、従来の Al_2O_3 をコーティングしたレーザ(曲線36)について、デバイスの動作時間とともに、レーザ出力が劣化する状況を示す。

曲線35は、Siパッシベーション層について、一定のレーザ電流(168mA)を、室温で500時間与えた場合に得られる出力を示す。同じ図で、曲線36は、Siパッシベーション層の代わりに、従来の Al_2O_3 コーティングを行なった以外は、実質的に同一のレーザの測定値を示す。

図は最初の連続使用500時間のデバイスの挙動を示す。曲線35の示すSiコーティングのデバイスが優れていることは明らかで、(1)実質的にバーンイン期間がなく、すなわちレーザは製造後ただちに使用でき、(2)測定した劣化速度は、 $8.4 \times 10^{-7}/h$ と低い。動作時間500時間以上連続して試験を行なった後も、劣化速度はほとんど同じレベルであった。

- 25 -

特に、高出力のデバイスでは、Si皮膜の厚みをたとえば1nmに減少させることが有益であることが分かったが、この場合、Si、N₂などの厚い保護コーティングが必要である。

このようなレーザでは、第4図の光出力耐動作時間の図からも分かるように、きわめて高い光出力が得られる。曲線41は、1nmのSiと140nmのSi₃N₄パッシベーション・コーティングを有する5μmリッジGRINSCHレーザ(上記に引用したC. ハーダーの論文に記載された)の性能を示す。測定可能な劣化なしに、300時間以上にわたって、300mWの出力が維持されている。

同図で、曲線42及び43は、同一のウェハ上に形成した、パッシベーションがその場で付着させたSiを含む以外は、曲線41のものと同じ2つのレーザ・デバイスを示す。これらをレーザ電流を与えて作動させると、最初は220及び180mWの光出力が得られるが、急激に劣化し、短時間のうちに致命的な損傷が生じる。

- 26 -

(10)

特開平 3-101183(8)

この比較は、その場でSiパッシベーション層を付着させたデバイスの「出力」が優れていることを示す。すなわち、これらは長時間300mW以上の連続動作が可能であるが、従来のデバイスの出力の上限は、150mWをはるかに下回っている。

最初の実験により、Siの代りにGeまたはSb層で保護したミラーを有するレーザも、これらの層を汚染のないミラー・ファセット上に付着させると、Siパッシベーション層に匹敵する劣化挙動を示すことが分かった。

新しいSiパッシベーションの概念の適用は、へき関したミラー・デバイスに限定されず、汚染のない化学量論的ミラー表面を保護することが可能である。たとえば、水処理と試験が十分にできるため、重要になりつつある乾式エッチングを行なったミラー・レーザは、水上で形成したすべてのデバイスと同時に、パッシベーション・コーティングを行なうことができる。

本発明の方法によりSiパッシベーション・コー

ティングを有する、高出力のエッチングしたミラー・レーザを製作する工程は、下記のステップから構成される。

基本の層化レーザ構造（上記に引用したC.ヘーダーの論文に記載の）の製作、

乾式エッチングによるミラー・ファセット（欧州特許出願第88.810613.5号明細書に記載の）形成、

エッチング工程の残差を除去するための、たとえば、800Vで、0.4Paの圧力で、酸素/水素イオンにより、エッチングしたファセットをスパック洗浄した後、アニーリングにより表面の欠陥を除去、

その場での電子線蒸着、すなわち、システムの真空を保ったまま1nmのSiパッシベーション皮膜の形成、及び

レーザ導波管の両端のミラー上に、異なる厚みのSi₃N₄皮膜のスパック付着による、それぞれ反射率の高いコーティングと、反射率の低いコーティングの形成。

- 27 -

- 28 -

本発明をへき関またはエッチングによるミラーを有する特定のAlGaAsリッジ・ダイオード・レーザの製作への適用について、詳細に説明した。しかし、本発明は他のレーザ・ダイオード構造、及びAlGaAs以外の化合物半導体からなるデバイスにも同様に適用可能である。また、工程及びデバイス・パラメータは、上記のものと異なるものでもよい。たとえば、Si層をMBE法を用いてエピタキシャル成長させて、非晶質ではなく結晶性とし、ミラー表面に最初に付着させたSi（またはGe、Sb）層の上にさらに、または異なる（Si₃N₄以外の）コーティングを付着させたものでもよい。

本発明の主要な点を下記に要約する。

へき関によるものも、エッチングしたミラー表面の洗浄によるものも、汚染のないミラー表面の形成工程、及びその後のミラーのパッシベーションは、その場で、ミラーの汚染を生じない環境で行なわれる。

パッシベーション層は、連続した絶性または

低導電性のもので、ミラー表面と反応する物質の障壁となり、それ自体がミラーの材料と反応しないものでなければならない。適当なパッシベーション材料は、Si、Ge、及びSbである。

説明した方法により製作したレーザ・ダイオード・デバイスは、「バーンイン」期間の影響を受けにくく、寿命が著しく改善され、多くの用途で最も必要な、室温で300mW以上の、増大した出力レベルで連続使用が可能である。

F. 発明の効果

本発明の主要な利点は、本発明の方法により製作した半導体レーザ・ダイオードが、かなり改善された劣化特性を示し、信頼性に優れ、したがって、長寿命の、出力の極めて高いレーザが得られ、さらに、これらのレーザは、作動中は、初期の、劣化の速い「バーンイン」期間がないことである。

4. 図面の簡単な説明

第1図は、本発明により、汚染のないミラーを形成した後、その場でパッシベーションを行なう方法が適用できるリッジGRINSCH構造から

- 29 -

- 30 -

(11)

特開平 3-101183(9)

なるレーザ・バーの斜視図である。

第2A図は、真空チェンバ中で処理した場合のレーザ・バーを支持するキャリア装置の斜視図である。

第2B図は、汚染のないミラー・ファセットを形成し、パッシベーションを行なう真空チェンバの概略図である。

第3図は、(1) 20nmのSiパッシベーション層と、(2) 従来の Al_2O_3 コーティングを有する、へき開したミラー・レーザ電流低下曲線を示す。

第4図は、1nmのSiパッシベーションに、 Si_3N_4 保護コーティングを追加した、へき開したミラー・レーザの光出力と動作時間(約300mWの電力レベルにおける)を示す図で、従来の Si_3N_4 をコーティングしたデバイス(上記より低い電力レベルで作動し、破壊する)の曲線と比較したものである。

10...層化構造、11...GaAs基板、12...GaAsバッファ層、13...クラッド層、

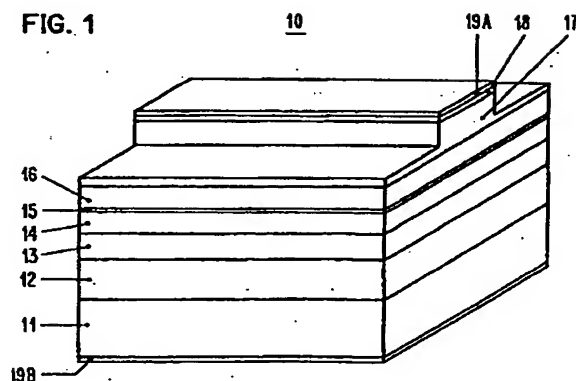
17...上部クラッド層、18...GaAs接触層、19A、19B...接点。

出願人 インターナショナル・ビジネス・マシーンズ・コーポレーション

代理人 弁理士 山 本 仁 朗
(外1名)

- 31 -

- 32 -



(12)

特開平 3-101183(10)

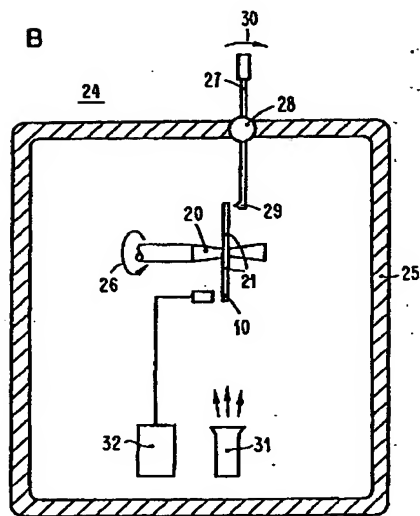
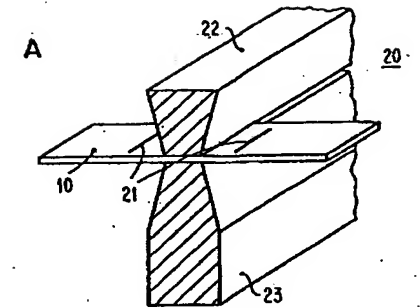
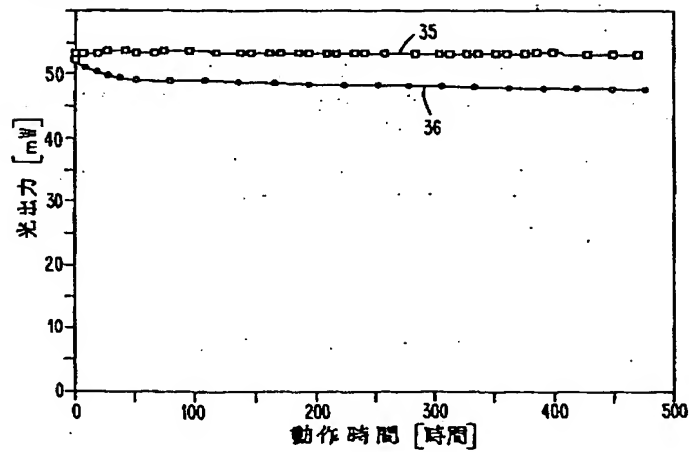


FIG. 2

FIG. 3



(13)

特開平 3-101183(11)

FIG. 4

